

DDR3 和 LPDDR3 测量和分析

6 系列 MSO 选件 6-CMDDR3 和选件 6-DBDDR3 应用产品技术资料

应用于存储器设计的 DDR3/LPDDR3 测量与分析功能



通过 6 系列 MSO 上的 DDR3/LPDDR3 自动符合性套件 (选件 6-CMDDR3) 和 DDR3/LPDDR3 测量与分析功能 (选件 6-DBDDR3), 更深入地了解存储器设计。通过集成 DDR 软件、示波器、高性能模拟和数字探头, 您可以详细准确地测量 DDR 设计的幅度、定时和眼图, 检验其是否满足联合电子器件工程协会 (JEDEC) 的电气和定时规范。数字探头可帮助了解 DDR 总线的控制信号。6 系列 MSO 中的 12 位模数转换器以业内超低的噪声提供了高度精确的测量数据, 您可以实现全新的调试效率和测量可靠性。

主要功能

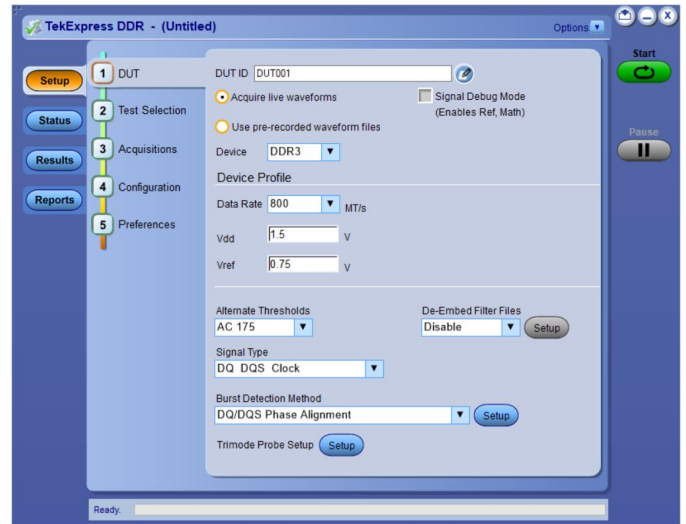
- 按照规范完成对 DDR3 和 LPDDR3 测量的测试覆盖范围和全自动符合性测试, 包括数据和时钟的眼图测试。
- 能够同时定义读搜索和写搜索, 并在长记录长度上对符合条件的突发执行特定的 DDR 测量。
- 能够按照规范为每个测量设置电压阈值水平。
- 用于配置和执行 DDR 电气验证的直观用户界面和工作流程。
- 轻松在示波器上从符合性测试环境切换到调试环境, 以便更深入地了解测试故障。
- 有选择地在符合性测试套件内保存设置文件, 从而能够在执行后调出示波器状态。
- 自动生成报告, 以 .MHT、.CSV 或 .PDF 文件格式保存测量数据、测试结果和波形图像。CSV 格式可帮助根据用户的需求解析和自定义测试报告

支持不同内存标准使用的各种插补器, 拥有同类领先的探头, 满足信号完整性要求。

使用选件 6-CMDDR3 完成 DDR3/LPDDR3 自动测试

选件 6-CMDDR3 解决方案让您执行自动化 DDR3 和 LPDDR3 符合性测试。此解决方案与选件 6-DBDDR3 结合使用, 可添加和配置特定的测量以及在分析后提取结果。这有助于用户避免手动保存和调出示波器设置文件。python 排序器可快速执行 100 个以上的测量, 确保快速完成测试验证。

DUT 面板用于选择设备类型和设备配置文件 (包括 DDR 设备支持的速度等级) 以及配置 Vdd 和 Vref 设置。



6-CMDDR3 DUT 面板

用户可以选择提供与信号路径中使用的硬件组件相关的滤波器文件 (.flt), 从而使用示波器 MATH 子系统在分析前从采集的信号中去嵌入。

DDR 信号在本质上是突发信号。对于 DDR 测试, 第一步是分隔和限定有效的读突发和写突发。然后对这些符合条件的突发执行测量。

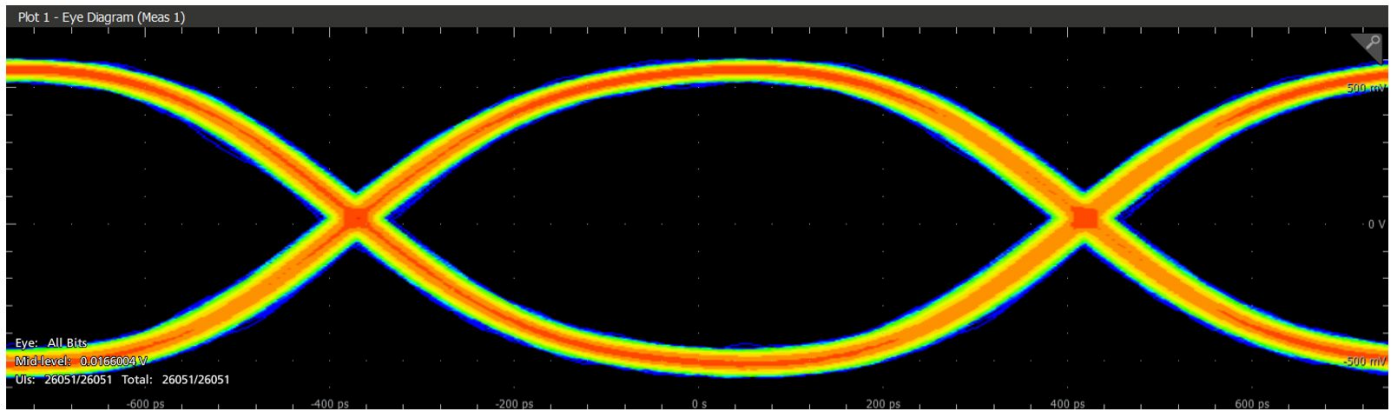
DUT 面板为用户提供了几种突发检测方法 :

根据探测机制, 用户可以选择信号类型设置, 这有助于在执行期间相应地配置信号源。

通过使用探头模式, 用户可以更改探头配置。

选件 6-CMDDR3 可支持 DUT 面板中的“信号调试”模式。此模式可帮助用户手动配置示波器设置, 而不会被自动化软件覆盖设置。在此模式中, 用户可以提供“通道”、“参考”或“MATH”作为软件的输入。

测试选择面板将 DDR 测量列为逻辑组, 具体取决于在 DUT 面板中选择的信号类型。这可帮助用户自动完成测量, 而无需手动干预。支持对数据和时钟信号的眼图测试, 这超出了合格性要求, 使用户可以更深入地了解存储器设计。



运行 DDR3 时钟眼图的 6-CMDDR3

执行完成后，软件会生成详细的测试报告，其中包含设置信息、测试摘要和详细结果，包括通过失败状态、限制和测试特定图像。



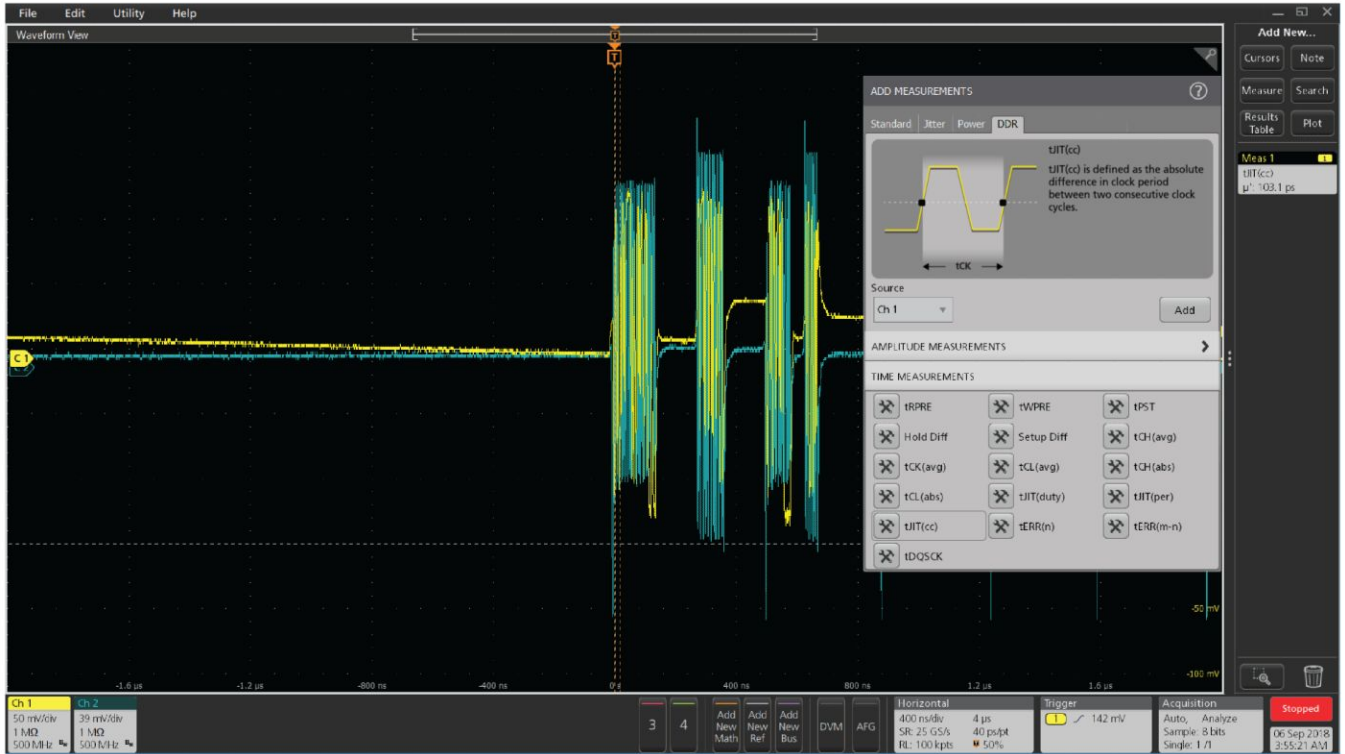
含有 DDR3 眼图测试结果的 6-CMDDR3 报告文件

为了调试测试错误，泰克提供已集成在示波器测量子系统 6-DBDDR3 测量包，帮助用户轻松配置和测试其存储器设计。

使用选件 6-DBDDR3 进行 DDR3 调试

选件 6-DBDDR3 可以捕获长记录，根据选择的测量自动分隔读突发和写突发，在多个读突发或写突发上执行测量。您可以定义多个读和写搜索、对符合条件的搜索持续运行 DDR3/LPDDR3 测量，并对结果执行统计分析。

在执行 DDR3 电测试和定时分析时，6 系列 MSO 示波器必须具有推荐的 8 GHz 带宽，以便涵盖整个 DDR3 速度等级范围。但是，对于信号完整性测试和调试，最低 4 GHz 的带宽就足以满足大多数用户的需求。



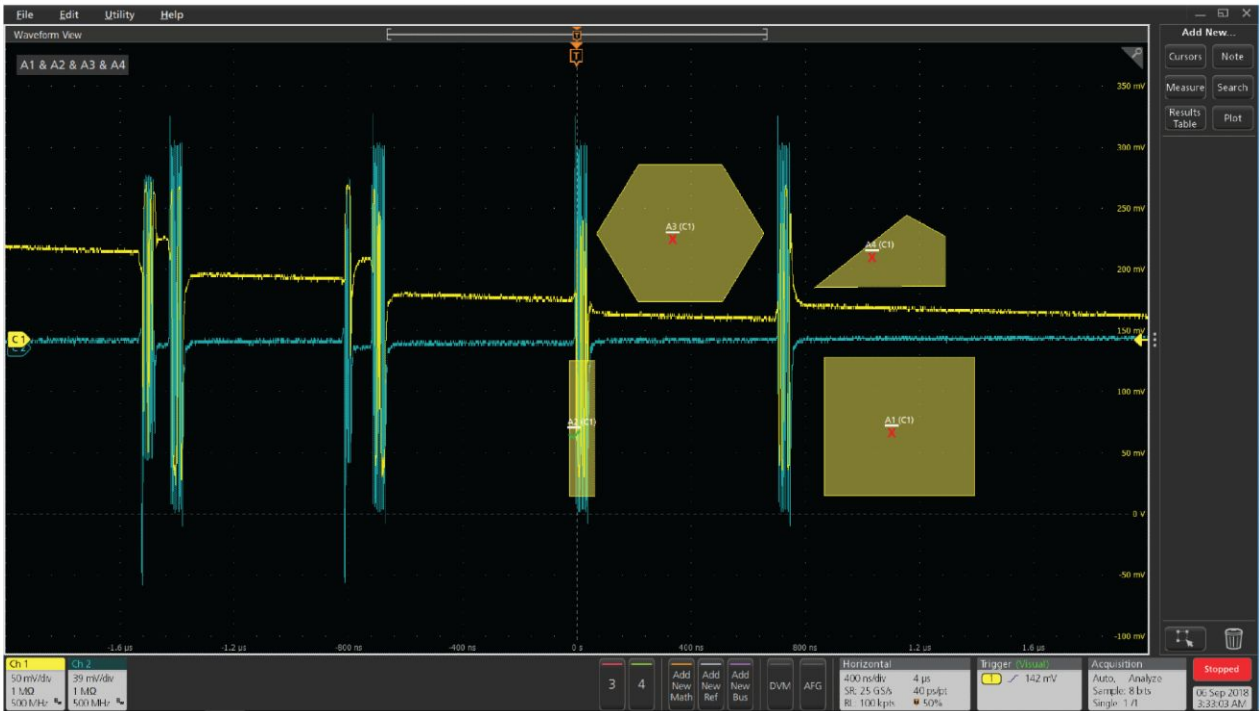
仅需点击屏幕两次，即可打开 DDR 测量菜单。

自动检测读写突发

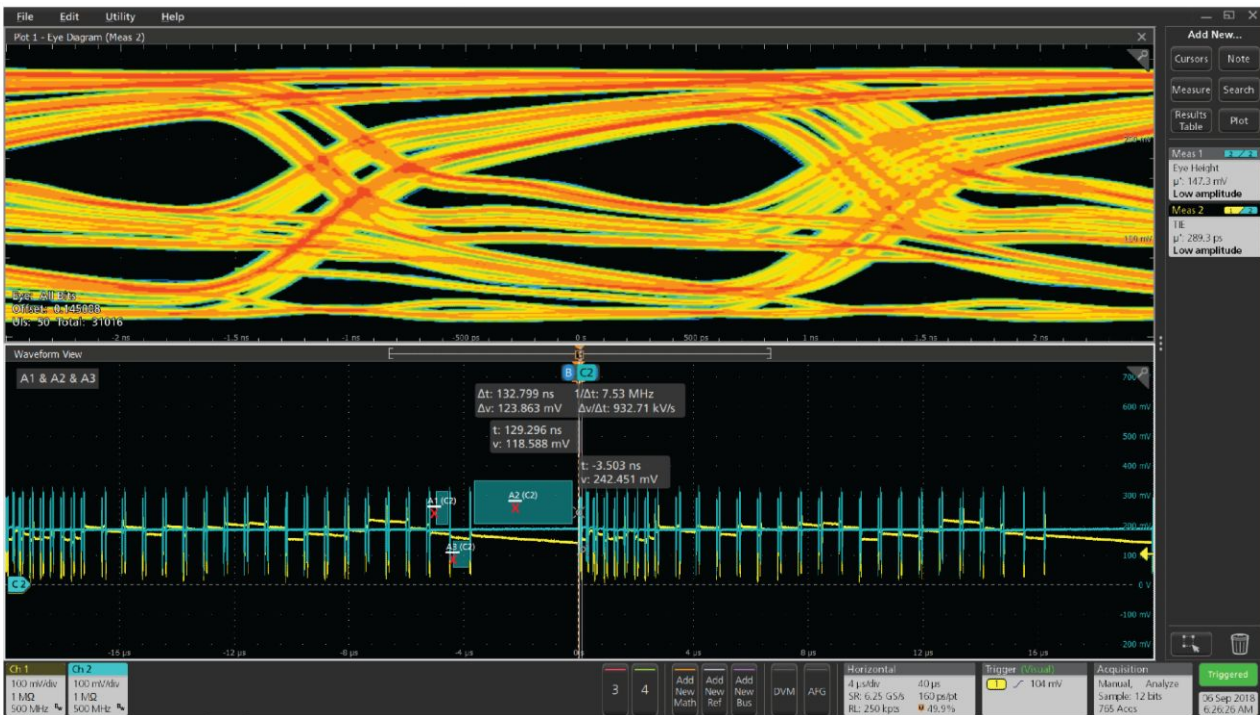
某些 JEDEC 符合性测量要求隔离内存总线上的关心事件（例如读突发或写突发），符合性解决方案会自动进行此处理。

为进行调试，可能需要按特定的秩或列隔离特定事件，或隔离特定数据码型，以分析信号完整性问题，比如数据相关抖动、定时或噪声问题。实现这一目标的最简单的方式，是使用 DQS（Data Strobe 信号），识别读突发或写突发的开头。例如，DDR3 在写开头一直声称 DQS 为高，或在读开头声称 DQS 为低。

通过 6 系列 MSO 示波器上的可视触发功能，您可以进一步调节传统触发，实现更加多样化的 DQS 突发捕获功能。通过可视触发，您可以在波形画面上直接创建类似模板的区域，区域边界可以帮助您为 DQS 或 Data Strobe 信号定义触发事件。



可视触发功能可以让您添加标准区域或用户指定区域，在特定触发条件下触发 DDR3 波形。



使用选项 6-DJA 测量和可视触发调节源波形得到 DDR3 信号的眼图。

化繁为简

每种内存技术的 JEDEC 规范都包含大量的合规测量，如时钟抖动、建立时间和保持时间、跳变电压、信号过冲和下冲、转换速率及其他电质量测试。如果使用通用工具，那么这些指标测量起来会非常复杂。

由于 JEDEC 规定的测量方法要求基准电平、通过/失败极限等，因此拥有 DDR 测试使用的专用测量工具就有了异常重要的意义。选件 6-CMDDR3 旨在针对指定器件正确设置 DDR 测量。6-CMDDR3 提供了大量的测量，符合 JEDEC 规范。您也可以利用选件 6-DBDDR3 来量身定制设置，测量非标准器件或系统实现方案。

选件 6-CMDDR3 与选件 6-DJA（高级抖动分析）配套使用时，提供了抖动和眼图分析工具。这两种模块相结合，为 DDR 测试和调试提供了强大、灵活、简便易用的测试套件。

DDR 搜索功能

DDR 搜索功能可以在整个波形采集中搜索特定信号条件（比如 DDR 读/写），并在满足条件的位置标记波形。除将标记用于进行可视分析外，示波器还可以将这些标记用作 DDR 特定测量的限定符，这样就只会对数据流的相应位置进行测量。搜索程序中的搜索算法利用以下事实因素：DDR 相位关系对于 DDR 读取和写入搜索是不同的、DQ 和 DQS 对于读取是同相而对于写入是 90 度异相。它还支持基于片选 (CS) 信号和数字信号（片选 (CS)、行访问选通 (RAS)、列访问选通 (CAS) 和“写启用”源 (WE)）的突发脉冲识别。

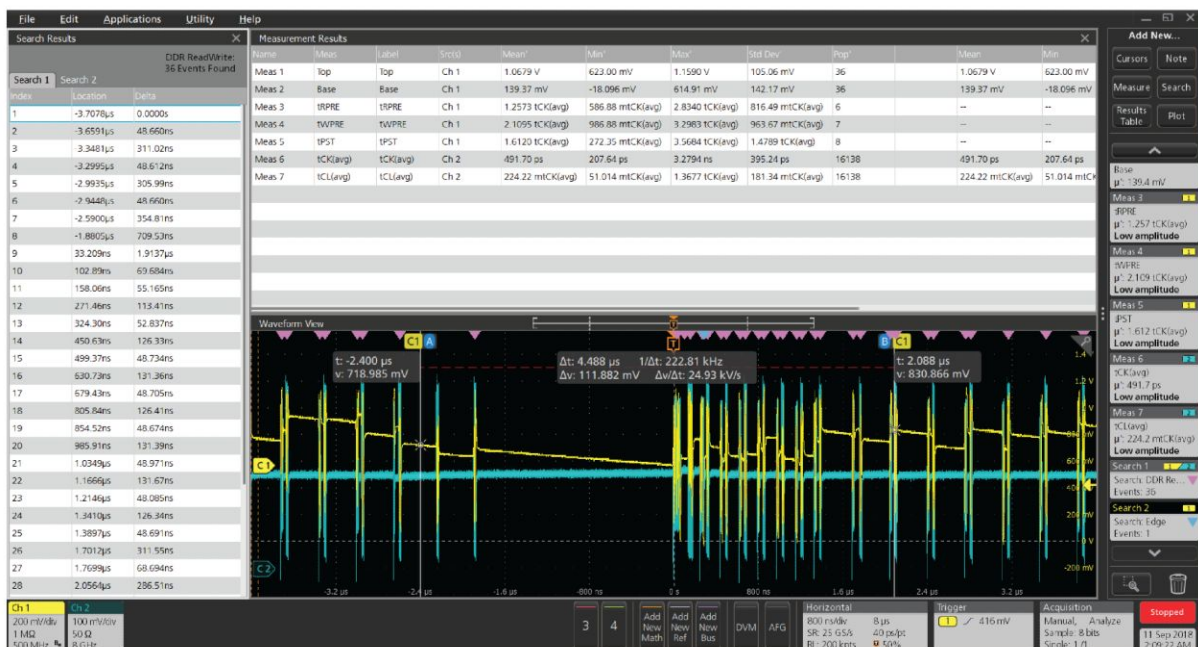
用于调试故障的步骤

内存调试过程中的第一步是定义搜索。这可以通过单击示波器上的“搜索”按钮并对读突发脉冲或写突发脉冲定义 DDR 搜索来实现。下一步是从 DDR 选项卡添加测量，并配置这些测量。此配置过程涉及提供搜索以作为测量的输入，以及定义信号源。由于要配置众多测量，所以我们建议手动配置一次测量，并保存示波器设置文件。当您下次想要调试时，可以很容易地调出波器设置文件，这将恢复示波器的所有已配置测量，并可根据需要进行编辑。

在设置完成并选择 <Run>（或 <Single>）后，示波器会采集关心的信号、识别和标记符合条件的数据突发，并更新所选测量的结果。

随 6-DBDDR3 套件提供的出厂设置文件基于行业标准测量设置构建，因此如果您的测试设置与默认设置文件不同，那么您可能需要修改一次设置并保存这些设置。

您可以单击示波器屏幕上的“结果表”按钮，以表格形式查看结果。结果表显示所有测量结果及其统计总量、来源和其他相关数据。您可以生成报告，有一个选项是保存进行这些测量时使用的波形数据。



详细的结果显示 DDR3 信号判定合格的突发。

Measurement Report

Tektronix

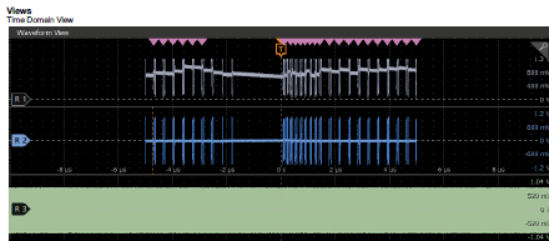
Tuesday September 11 2016 02:27:11

Setup Configuration

| Scope Details | Scope Serial Number | FieldScope Version | Scope Calibration Status |
|---------------|---------------------|--------------------|--------------------------|
| ME004 | QU100005 | 1.11.30 | Fail |

Measurement Result Details

| Name | Meas | Source | Meas ¹ | Min ¹ | Max ¹ | Pk-Pk ¹ | Std Dev ¹ | Pos ¹ | Accum Meas | Accum Min | Accum Max | Accum Pk-Pk | Accum Std Dev | Accum Pos |
|--------|------------------------|-----------|-------------------|------------------|------------------|--------------------|----------------------|------------------|------------|------------|------------|-------------|---------------|-----------|
| Meas1 | Data Eye Height | Raf1 Raf2 | 572.0 mV | 458.1 mV | 648.4 mV | 190.3 mV | 40.29 mV | 24 | 572.0 mV | 458.1 mV | 648.4 mV | 190.3 mV | 40.29 mV | 24 |
| Meas2 | Data Eye Width | Raf1 Raf2 | 981.9 ps | 819.2 ps | 1,000 ns | 240.4 ps | 51.64 ps | 24 | 981.9 ps | 819.2 ps | 1,000 ns | 240.4 ps | 51.64 ps | 24 |
| Meas3 | V(OH)C(D) DO | Raf1 | 1.181 V | 1.052 V | 1,220 V | 168.0 mV | 28.27 mV | 95 | 1.181 V | 1.052 V | 1,220 V | 168.0 mV | 28.27 mV | 95 |
| Meas4 | V(OH)C(Q) VOL(I)C(D) Q | Raf1 | 1.181 V | 1.052 V | 1,220 V | 168.0 mV | 28.27 mV | 95 | 1.181 V | 1.052 V | 1,220 V | 168.0 mV | 28.27 mV | 95 |
| Meas5 | V(OH)C(Q) VOL(I)C(Q) Q | Raf1 | 1.181 mV | 4,000 mV | 482.0 mV | 448.0 mV | 123.2 mV | 95 | 1.181 mV | 4,000 mV | 482.0 mV | 448.0 mV | 123.2 mV | 95 |
| Meas6 | V(OH)C(Q) VOL(I)C(Q) Q | Raf1 | 1.181 mV | 4,000 mV | 482.0 mV | 448.0 mV | 123.2 mV | 95 | 1.181 mV | 4,000 mV | 482.0 mV | 448.0 mV | 123.2 mV | 95 |
| Meas7 | IDPW-High | Raf1 | 2,308 ns | 587.5 ps | 10.14 ns | 9,551 ns | 1,785 ns | 95 | 2,308 ns | 587.5 ps | 10.14 ns | 9,551 ns | 1,785 ns | 95 |
| Meas8 | IDPW-Low | Raf1 | 2,201 ns | 244.5 ps | 9,929 ns | 9,685 ns | 1,726 ns | 108 | 2,201 ns | 244.5 ps | 9,929 ns | 9,685 ns | 1,726 ns | 108 |
| Meas9 | SRQns-Fall(DQ) | Raf1 | -5.674 Vns | -9.972 Vns | 478.0 mVns | 9,094 Vns | 1,736 Vns | 98 | -5.674 Vns | -9.972 Vns | 478.0 mVns | 9,094 Vns | 1,736 Vns | 98 |
| Meas10 | SRQns-Rise(DQ) | Raf1 | 3,483 Vns | 1,059 Vns | 5,052 Vns | 3,993 Vns | 961.1 mVns | 108 | 3,483 Vns | 1,059 Vns | 5,052 Vns | 3,993 Vns | 961.1 mVns | 108 |
| Meas11 | V(OH)RA(C) | Raf2 | 910.7 mV | 726.0 mV | 950.0 mV | 254.0 mV | 80.66 mV | 220 | 910.7 mV | 726.0 mV | 950.0 mV | 254.0 mV | 80.66 mV | 220 |
| Meas12 | V(OH)RA(C) | Raf2 | -845.9 mV | -942.0 mV | -762.0 mV | 180.0 mV | 36.86 mV | 220 | -845.9 mV | -942.0 mV | -762.0 mV | 180.0 mV | 36.86 mV | 220 |
| Meas13 | IDQSK-Diff | Raf3 Raf2 | 106.3 ps | -1,297 ns | 1,227 ns | 2,483 ns | 712.1 ns | 219 | 106.3 ps | -1,297 ns | 1,227 ns | 2,483 ns | 712.1 ns | 219 |
| Meas14 | IDQSK-Diff | Raf2 Raf2 | 33.10 ps | 452.8 ps | 180.2 ps | 942.0 ps | 119.7 ps | 218 | 33.10 ps | 452.8 ps | 180.2 ps | 942.0 ps | 119.7 ps | 218 |
| Meas15 | IDQSK(QS) | Raf2 | 1,100 ns | 0.000 ns | 1,287 ns | 262.3 ns | 464 | 1,100 ns | 0.000 ns | 1,287 ns | 262.3 ns | 464 | 1,100 ns | 464 |
| Meas16 | ISD4 | Raf2 Raf1 | 1,303 ns | 828.5 ps | 1,478 ns | 948.9 ps | 198.0 ps | 255 | 1,303 ns | 828.5 ps | 1,478 ns | 948.9 ps | 198.0 ps | 255 |
| Meas17 | IOSH | Raf2 | 1,167 ns | 301.8 ps | 1,351 ns | 1,049 ps | 268.5 ps | 244 | 1,167 ns | 301.8 ps | 1,351 ns | 1,049 ps | 268.5 ps | 244 |
| Meas18 | IOSL | Raf2 | 1,238 ns | 1,184 ns | 1,319 ns | 134.9 ps | 26.68 ps | 220 | 1,238 ns | 1,184 ns | 1,319 ns | 134.9 ps | 26.68 ps | 220 |
| Meas19 | IRPRE | Raf2 | 1,085 ns | 1,045 ns | 1,087 ns | 51.52 ns | 11.04 ns | 24 | 1,085 ns | 1,045 ns | 1,087 ns | 51.52 ns | 11.04 ns | 24 |
| Meas20 | IRPST | Raf2 | 288.9 ns | 151.3 ns | 447.0 ns | 295.7 ns | 131.0 ns | 24 | 288.9 ns | 151.3 ns | 447.0 ns | 295.7 ns | 131.0 ns | 24 |
| Meas21 | SRQns-Fall(DQS) | Raf2 | -8.570 Vns | -11.10 Vns | 980.0 mVns | 10.14 Vns | 750.4 mVns | 221 | -8.570 Vns | -11.10 Vns | 980.0 mVns | 10.14 Vns | 750.4 mVns | 221 |
| Meas22 | SRQns-Rise(DQS) | Raf2 | 7,748 Vns | 2,424 Vns | 9,208 Vns | 8,784 Vns | 1,368 Vns | 221 | 7,748 Vns | 2,424 Vns | 9,208 Vns | 8,784 Vns | 1,368 Vns | 221 |



Page 1 of 5

详细的测试报告及设置细节、测量结果和波形图像。

DDR3 主内存插补器

接入内存芯片上的信号测试点，在 DDR 测试中是一个重大挑战。JEDEC 标准要求应在内存元件的球栅阵列(BGA)栅路输出上进行测量，而这些连接很难接入。

泰克与 Nexus Technology¹合作，提供多种探测选项，如 BGA 插补器，其支持各种外形的不同内存器件。插补器包括一个嵌入式尖端电阻器，这个电阻器位于 BGA 焊盘附近。DDR3 主内存以标准 BGA 元件封装及 DIMM 和 SODIMM 双列直插模块方式提供。

标准 BGA 封装直接焊接到印刷电路板(PCB)上，而双列直插模块则包括标准 PCB 格式的一系列封装，DIMM 和主电路板之间采用标准连接。插补器既可用于元件封装，也可用于 DIMM 和 SODIMM 模块。

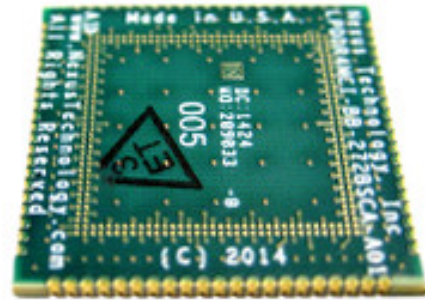
引入插补器和示波器探头可能会改变信号特点。使用反嵌滤波器可以消除插补器和探头在信号路径中的影响，精确表示探测点上的信号。

¹ 如需详细的插补器列表，敬请访问：<http://www.nexustechology.com>

EdgeProbe 插补器

Nexus Technology 已获专利的 EdgeProbe™ 插补器适用于 DDR3、LPDDR3 和其他新内存产品。它的机械空间很小，因为探测点在插补器的边缘。头可以直接连接目标器件，接入时钟信号、命令总线信号、选通信号和地址信号。

EdgeProbe 设计消除了机械间隙问题，因为插补器的尺寸与内存元件相当。过在所有信号上提供集成示波器探头，插补器内部的嵌入式电阻器把示波器探头尖端电阻器的位置放得距 BGA 焊盘非常近。



EdgeProbe 插补器

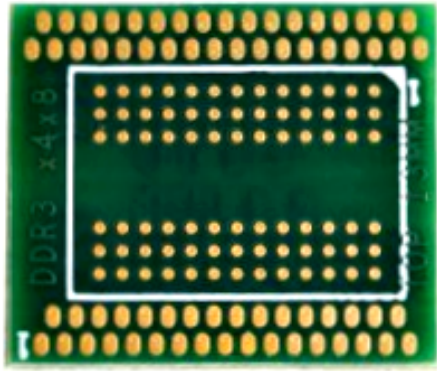
带插座的插补器

带插座的插补器一般可以接入所有元件信号，把插补器抬高到相邻元件上方，获得机械间隙。这种解决方案提供了一个定制插座，插座安装在目标器件上；另外还有一个插补器，安装方式是把插补器按到插座中。解决方案中设计有固定机制，从目标插座上拉下没有固定的插补器，即可拔出插补器。

以把内存元件直接焊到插补器上，也可以在插补器上有一个插座。插补器上的插座允许手动插拔内存元件，简便地评估不同厂商的内存元件。在测试结束时，可以拔下插补器，然后把内存器件直接插到目标器件的定制插座中，从而消除插补器的影响。

直接附着插补器

直接附着插补器可以探测所有信号，直接安装到目标器件上。目标器件必须为插补器留出机械间隙。直接附着插补器通常用于综合封装(PoP)元件。



直接附着插补器

| 技术 | 封装/外形 |
|--------|--|
| DDR3 | 带插座 - 78 球 / 96 球 Edge Probe - 78 球 / 96 球 焊接 - 78 球 / 96 球 MSO 使用的 DIMM 和 SODIMM 插补器 |
| LPDDR3 | 带插座的 - 216 球 / 211 球 焊接 - 178 球 / 211 球 |

用于 DDR3 测量的 TDP7700 系列 TriMode 探头

泰克 TDP7700 系列 TriMode 探头旨在解决 DDR3 测量挑战。TDP7700 与 6 系列 MSO 一起使用，支持对探头和尖端的信号路径进行全面 AC 校准，为实时示波器提供了出色的探头保证度。创新的新型探头设计采用 SiGe 技术，提供了当今及未来所需的带宽和保真度。

TriMode 探测可以在一个探头设置中同时准确地进行差分测量、单端测量和共模测量，提高测试效率。由于这种独特的功能，您可以在示波器上，在差分测量、单端测量和共模测量之间切换，而不用移动探头的连接点。

TDP7700 在连接方面有一项关键创新，是使用焊接探头尖端，探头的输入缓冲器距尖端只有几毫米的距离。这种方法可以异常简便地连接 DDR3 电路。



TDP7708 探头拥有高阻抗输入和 TriMode 功能，减少了进行 DDR3 测量所需的探头数量。

其他 TDP7700 系列探头特点包括：

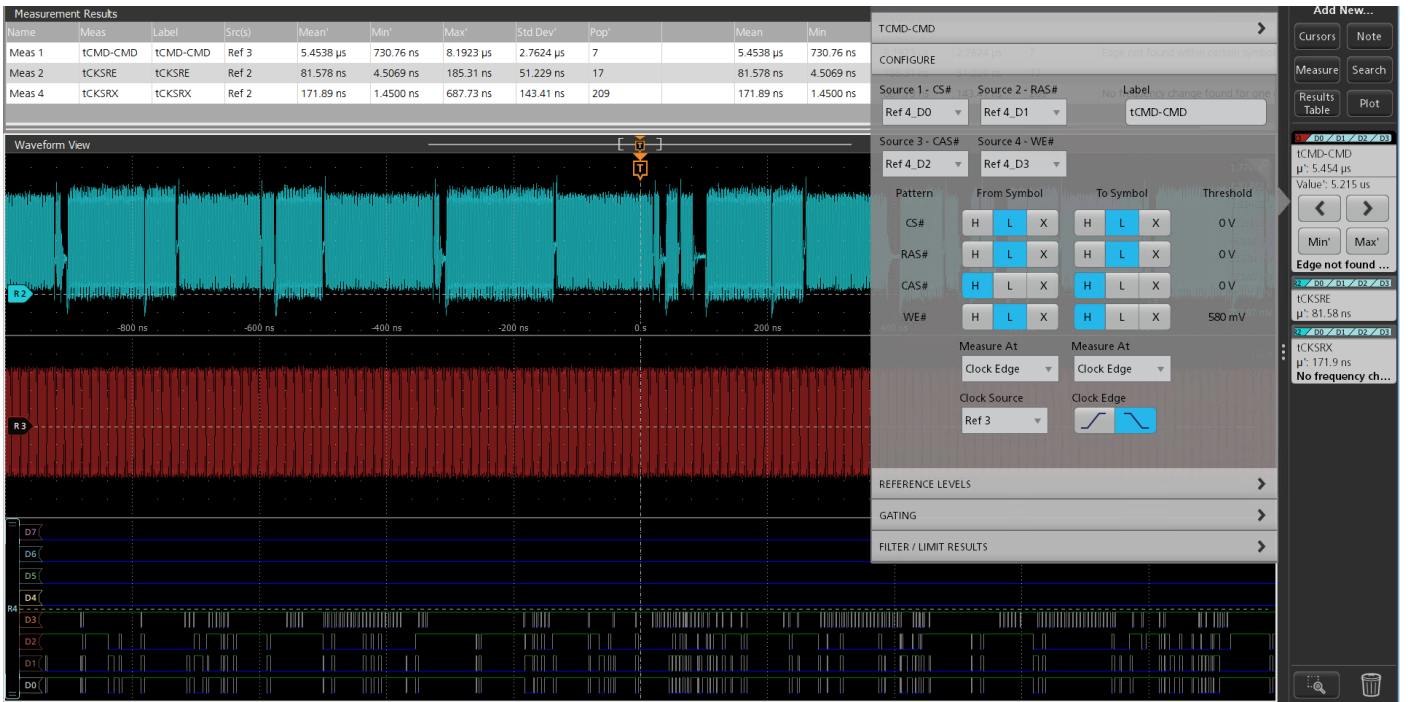
- 20 GHz 以下杰出的步进响应，低插入损耗
- 低 DUT 负载，100 kΩ (DC) 和 0.4 pF (AC) 性能
- 高共模抑制比 (CMRR)
- 低噪声

用于数字测量的 TLP058 FlexChannel® 逻辑探头

6 系列 MSO 提供数字通道功能，可对整个内存总线执行完整的协议分析。TLP058 FlexChannel® 逻辑探头将泰克 6 系列 MSO 连接到被测设备 (DUT) 上的数字总线和信号。该探头包含 8 个数据通道，并将 TLP058 逻辑探头连接到任何 FlexChannel 示波器输入通道。



TLP058 提供高性能数字输入。



配置使用 TLP058 探头进行的 DDR3 数字测量。

技术数据

• 定时测量

- **tRPRE** 测量读突发前置码的宽度，它从退出三态到差分选通第一个驱动边沿测得。
- **tWPRE** 测量写突发前置码的宽度，它从退出三态到差分选通第一个驱动边沿测得。
- **tPST** 测量读或写突发后置码的宽度。它从越过中间基准电平的最后上升沿到没有驱动的状态开头(根据 JEDEC 规范由上升趋势测量)测得。
- **Hold Diff** 测量单端波形指定边沿到差分波形指定边沿经过的时间。这个指标使用距落在量程极限范围内的差分波形边沿最近的单端波形边沿。
- **Setup Diff** 测量单端波形指定边沿与差分波形越过自己的电压基准电平时经过的时间。这个指标使用距落在量程极限范围内的差分波形边沿最近的单端波形边沿。
- **tCH(avg)** 测量滑动的 200 个连续高脉冲周期窗口中计算得出的平均高脉宽。
- **tCK(avg)** 测量滑动的 200 个周期窗口中的平均时钟周期。
- **tCL(avg)** 测量滑动的 200 个连续低脉冲周期窗口中计算得出的平均低脉宽。
- **tCH(abs)** 测量差分时钟信号的高脉宽。这个指标是波形一直高于中间基准电压电平的总时间。
- **tCL(abs)** 测量差分时钟信号的低脉宽。这个指标是波形一直低于中间基准电压电平的总时间。
- **tJIT(duty)** 测量 tCH 和 tCH(avg)或 tCL 和 tCL(avg)在 200 个周期窗口内经过的最大时间。
- **tJIT(per)** 测量 tCK 和 tCK(avg) 在 200 个周期窗口内经过的最大时间。
- **tJIT(cc)** 测量两个连续时钟周期之间的绝对时钟周期差。
- **tERR(n)** 测量从 tCK(avg)开始多个连续周期中的累积误差。这个指标是 200 个周期窗口的时钟周期和与 $n \times tCK(avg)$ 的时间差。
- **tERR(m-n)** 测量从 tCK(avg)开始多个连续周期中的累积误差。这个指标是 200 个周期窗口的时钟周期和与 $n \times tCK(avg)$ 的时间差。
- **tDQSCK** 测量差分时钟的选通输出接入时间。它在差分选通 Read 前置码时间前或后的时钟上升沿之间测得。边沿位置由中间参考电压电平确定。
- **tCMD-CMD** 测量在两个逻辑状态之间经过的时间。
- **tCKSRE** 测量在“自刷新进入”(SRE)命令后所需的有效时钟周期。只有在已注册 SRE 命令的情况下，才能在 tCKSRE 时间后更改输入时钟频率或电源电压。
- **tCKSRX** 测量在(SRX)命令前所需的有效时钟周期。如果新的时钟频率或电源电压在 SRX 命令前的 tCKSRX 时间内保持稳定，则允许更改输入时钟频率或电源电压。

• 幅度测量

- **AOS** 测量超出指定基准电平的信号的总面积。
- **AUS** 测量低于指定基准电平的信号的总面积。
- **Vix(ac)** 测量差分输入交点电压，其从实际交叉电压及指定基准电平互补信号中测得。这个指标在单端信号上测量。
- **AOS Per tCK** AOS Per tCK 测量连续周期上计算的越过指定基准电平的信号的总面积。这个指标仅适用于时钟和地址/命令波形。
- **AUS Per tCK** 测量连续周期上计算的越过指定基准电平的信号的总面积。这个指标仅适用于时钟和地址/命令波形。
- **AOS Per UI** 测量连续单位间隔上计算的越过指定基准电平的信号的总面积。这个指标仅适用于数据和数据选通波形。
- **AUS Per UI** 测量连续单位间隔上计算的越过指定基准电平的信号的总面积。它仅适用于数据和数据选通波形。

更多详细信息

| 细节 | DDR3 | LPDDR3 |
|------------|-------------------------------------|---|
| 速度(MT/s) | 800, 1066, 1333, 1600, 1866, 和 2133 | 333, 800, 1066, 1200, 1333, 1466, 1600, 1866 和 2133 |
| 最大转换 | 10 V/ns | 8 V/ns |
| 典型电压摆幅 | 1 V | 0.6 V |
| 20–80 上升时间 | 60 ps | 45 ps |
| 报告 | HTML 和 PDF 格式 | |
| 源支持 | 实时模拟信号, 基准波形, 数学波形 | |
| 反嵌支持 | 使用数学子系统的滤波文件 | |

订货信息

要求的硬件

| | |
|------|--|
| 示波器 | 6 系列 MSO 示波器具有最低 4 GHz 的调试带宽 (6-BW-4000)。对于 DDR3/LPDDR3 自动符合性测试, 推荐的带宽为 8 GHz (6-BW-8000)。 |
| 操作系统 | 6-WIN (可拆卸固态硬盘, 装有 Microsoft Windows 10 操作系统)。 可选 - 仅在进行 DDR3/LPDDR3 自动符合性测试时是必需的 |

要求的软件

| 应用 | 选项 | 许可证类型 |
|--|----------------|-------------------|
| 适合 6 系列 MSO 的 DDR3 和 LPDDR3 自动符合性解决方案 ² | 6-CMDDR3 | 新仪器许可 |
| | SUP6-CMDDR3 | 升级许可 |
| | SUP6-CMDDR3-FL | 浮动许可 ³ |
| 适合 6 系列 MSO 的 DDR3 和 LPDDR3 分析与调试解决方案 ⁴ | 6-DBDDR3 | 新仪器许可 |
| | SUP6-DBDDR3 | 升级许可 |
| | SUP6-DBDDR3-FL | 浮动许可 ³ |

² 适合 6 系列 MSO 的 DDR3 和 LPDDR3 自动符合性解决方案需要 6-DBDDR3 和 6-DJA 作为运行 DDR 和眼图测量的前提条件。

³ 浮动许可可以从任何一台 6 系列 MSO 转移到任何其他 6 系列 MSO 上, 一次使用一台仪器。

⁴ 有关 DDR 分析的附加信息请参见: <https://www.tek.com/ddr-test-validation-and-debug>。

推荐的探头和附件

推荐探头

| 附件类型 | 数量 |
|---------------------------------|---|
| TDP7708 三模式探头, 带有 P77STFLXB 转接头 | 测试带有 DQ 和 DQS 的 DUT 时需要两个探头。 测试带有 DQ、DQS 和时钟的 DUT 时需要三个探头。 |
| TLP058 | 探测 CS、RAS、CAS 和 WE 行时需要一个探头。 |
| TDP3500 | 需要为作为模拟信号的 CS 提供一个探头。 |

推荐的测试夹具

| 附件类型 | 厂商 |
|-----------------------------------|--|
| DDR3 : 4 个、8 个、16 个带插座、焊接和直接连接插补器 | 通过泰克和 Nexus Technologies 销售 ⁵ |
| LPDDR3 : BGA 和 PoP 插补器 | |



泰克经过 SRI 质量体系认证机构进行的 ISO 9001 和 ISO 14001 质量认证。



产品符合 IEEE 标配 488.1-1987、RS-232-C 及泰克标配规定和规格。



接受评估的产品领域：电子测试和测量仪器的规划、设计/开发和制造。

⁵ 详情请咨询当地泰克代表。

东盟/澳大拉西亚 (65) 6356 3900
比利时 00800 2255 4835*
中东欧和波罗的海 +41 52 675 3777
芬兰 +41 52 675 3777
香港 400 820 5835
日本 81 (3) 67143086
中东、亚洲和北非 +41 52 675 3777
中华人民共和国 400 820 5835
韩国 +822-6917-5084, 822-6917-5080
西班牙 00800 2255 4835*
台湾 886 (2) 2656 6688

澳大利亚 00800 2255 4835*
巴西 +55 (11) 3759 7627
中欧和希腊 +41 52 675 3777
法国 00800 2255 4835*
印度 000 800 650 1835
卢森堡 +41 52 675 3777
荷兰 00800 2255 4835*
波兰 +41 52 675 3777
俄罗斯和独联体 +7 (495) 6647564
瑞典 00800 2255 4835*
英国和爱尔兰 00800 2255 4835*

巴尔干、以色列、南非和其他国际电化学会成员国 +41 52 675 3777
加拿大 1 800 833 9200
丹麦 +45 80 88 1401
德国 00800 2255 4835*
意大利 00800 2255 4835*
墨西哥、中南美洲和加勒比海 52 (55) 56 04 50 90
挪威 800 16098
葡萄牙 80 08 12370
南非 +41 52 675 3777
瑞士 00800 2255 4835*
美国 1 800 833 9200

* 欧洲免费电话号码。如果打不通，请拨打 +41 52 675 3777

了解详细信息。 Tektronix 拥有并维护着一个由大量的应用说明、技术简介和其他资源构成的知识库，同时会不断向知识库添加新的内容，帮助工程师解决各种尖端的技术难题。敬请访问 cn.tek.com。

版权所有 © Tektronix, Inc. 保留所有权利。Tektronix 产品受美国和外国专利权（包括已取得的和正在申请的专利权）的保护。本文中的信息将取代所有以前出版的资料中的信息。保留更改产品价格和价格的权利。TEKTRONIX 和 TEK 是 Tektronix, Inc. 的注册商标。所有提及的其他商标为其各自公司的服务标志、商标或注册商标。

